

**Rancang Bangun *Teaching Aid Data Acquisition* Berbasis FPGA
Xilinx S7 Menggunakan Bahasa Pemrograman Verilog**

Laporan Tugas Akhir

Disusun sebagai salah satu syarat untuk
menyelesaikan pendidikan Sarjana Terapan Diploma IV

Oleh

Zulvaqi Hifzhan Ramdhani

221341048



**PROGRAM STUDI TEKNIK REKAYASA MEKATRONIKA
JURUSAN TEKNIK OTOMASI MANUFAKTUR DAN MEKATRONIKA
POLITEKNIK MANUFAKTUR BANDUNG**

2025

LEMBAR PENGESAHAN

Tugas Akhir yang berjudul:

RANCANG BANGUN *TEACHING AID DATA ACQUISITION* BERBASIS FPGA XILINX S7 MENGGUNAKAN BAHASA PEMOGRAMAN VERILOG

Oleh:

Zulvaqi Hifzhan Ramdhani

221341048

Telah direvisi, disetujui, dan disahkan sebagai Tugas Akhir penutup program pendidikan Sarjana

Terapan (Diploma IV)

Politeknik Manufaktur Bandung

Bandung, Tanggal, tahun

Disetujui,

Pembimbing I,



Abdur Rohman Harits Martawireja

S.Si, M.T

NIP. 198803132019031009

Pembimbing II,



Dr. Aris Budiarto, S.T, M.T

NIP. 19701230199512001

Disahkan,

Penguji I,



Wahyudi Purnomo, S.T,

M.T,

NIP. 197001061995121002

Penguji I,

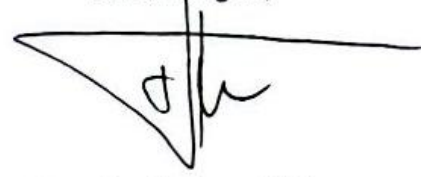


Adhitya Sumardi Sunarya,

S.Si., M.Si.

NIP. 198110052009121005

Pembimbing III,



Gun Gun Maulana, S.Pd.,

M.T,

NIP. 198204272014041001

PERNYATAAN ORISINALITAS

Sebagai Civitas Akademika Politeknik Manufaktur Bandung, saya yang bertanda tangan dibawah ini:

Nama : Zulvaqi Hifzhan Ramdhani
NIM : 221341048
Jurusan : Teknik Otomasi Manufaktur dan Mekatronika
Program Studi : Teknologi Rekayasa Mekatronika
Jenjang Studi : Diploma 4
Jenis Karya : Tugas Akhir
Judul Karya : RANCANG BANGUN TEACHING AID DATA
ACQUISITION BERBASIS FPGA XILINX S7
MENGUNAKAN BAHASA PEMOGRAMAN
VERILOG

Menyatakan bahwa:

1. Tugas akhir ini adalah hasil karya saya sendiri (orisinal) atas bimbingan para Pembimbing.
2. Dalam tugas akhir ini tidak terdapat keseluruhan atau sebagian tulisan orang lain yang saya ambil dengan cara menyalin atau meniru dalam bentuk rangkaian kalimat atau simbol yang menunjukkan gagasan atau pendapat atau pemikiran dari penulis lain, yang saya akui seolah-olah sebagai tulisan saya sendiri, dan/atau tidak terdapat bagian atau keseluruhan tulisan yang saya salin, tiru, atau yang saya ambil dari tulisan orang lain tanpa memberikan pengakuan penulis aslinya (referensi).
3. Bila kemudian terbukti bahwa saya melakukan tindakan yang bertentangan dengan hal tersebut di atas, baik disengaja atau tidak, saya bersedia menerima akibatnya sesuai dengan ketentuan yang berlaku.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Bandung
Pada tanggal : 02 – 11 – 2025
Yang Menyatakan,

(Zulvaqi Hifzhan Ramdhani)
NIM 221341048

PERNYATAAN HAK KEKAYAAN INTELEKTUAL (HKI)

Sebagai Civitas Akademika Politeknik Manufaktur Bandung, saya yang bertanda tangan dibawah ini:

Nama : Zulvaqi Hifzhan Ramdhani
NIM : 221341048
Jurusan : Teknik Otomasi Manufaktur dan Mekatronika
Program Studi : Teknologi Rekayasa Mekatronika
Jenjang Studi : Diploma 4
Jenis Karya : Tugas Akhir
Judul Karya : RANCANG BANGUN TEACHING AID DATA
ACQUISITION BERBASIS FPGA XILINX S7
MENGUNAKAN BAHASA PEMOGRAMAN
VERILOG

Menyatakan/menyetujui bahwa:

1. Segala bentuk Hak Kekayaan Intelektual terkait dengan tugas akhir tersebut menjadi milik Institusi Politeknik Manufaktur Bandung, yang selanjutnya pengelolaanya berada dibawah Jurusan dan Program Studi, dan diatur sesuai dengan ketentuan yang berlaku.
2. Memberikan kepada Politeknik Manufaktur Bandung Hak Bebas Royalti Noneklusif (Non-exclusive Royalty-Free Right) atas hasil tugas akhir saya tersebut. beserta perangkat yang ada (jika diperlukan). Dengan Hak Bebas Royalti Noneklusif ini, maka Politeknik Manufaktur Bandung berhak menyimpan, mengalihmedia/formatkan, mengelola dalam bentuk pangkalan data (database), merawat, dan memublikasikan tugas akhir saya selama tetap mencantumkan nama-nama Dosen Pembimbing dan nama saya sebagai anggota penulis/pencipta dan sebagai pemilik Hak Cipta.

Demikian pernyataan ini saya buat dengan sebenarnya.

Dibuat di : Bandung
Pada tanggal : 02 – 11 – 2025
Yang Menyatakan,

(Zulvaqi Hifzhan Ramdhani)
NIM 221341048

MOTO PRIBADI

“Don't stop when you're tired, stop when you're done.”

Ada niat ada jalan, ada usaha ada hasil

Tugas akhir ini saya persembahkan untuk ibu saya tercinta, almarhum ayah yang terhormat, adik saya, teman-teman saya dan semua pihak yang telah membantu saya menyelesaikan tugas akhir ini. Jazakallahu Khairan.

KATA PENGANTAR

Puji dan syukur penulis panjatkan ke hadirat Allah SWT atas segala limpahan rahmat, karunia, dan hidayah-Nya, sehingga penulis dapat menyelesaikan Tugas Akhir yang berjudul “RANCANG BANGUN TEACHING AID DATA ACQUISITION BERBASIS FPGA XILINX S7 MENGGUNAKAN BAHASA PEMROGRAMAN VERILOG” sebagai salah satu syarat untuk memperoleh gelar Sarjana Terapan di Program Studi Teknologi Rekayasa Mekanika, Politeknik Manufaktur Bandung.

Penyusunan Tugas Akhir ini tidak terlepas dari dukungan, bimbingan, dan bantuan dari berbagai pihak. Oleh karena itu, pada kesempatan ini penulis ingin menyampaikan rasa terima kasih yang sebesar-besarnya kepada:

1. Bapak Darma Firmansyah U., S.ST., M.T, selaku Direktur Politeknik Manufaktur Bandung, Bapak Darma Firmansyah U., S.ST., M.T
2. Bapak Ridwan, S.ST., M.Eng., selaku Ketua Jurusan Teknik Otomasi Manufaktur dan Mekanika.
3. Bapak Adhitya Sumardi Sunarya, S.Si., M.Si., selaku Ketua Program Studi Teknologi Rekayasa Mekanika.
4. Abdur Rohman Harits Martawireja., selaku Dosen Pembimbing I yang telah memberikan bimbingan, arahan, dan motivasi dalam setiap tahapan penyusunan Tugas Akhir ini.
5. Dr.Aris Budiarto, S.T, M.T., selaku Dosen Pembimbing II yang telah memberikan masukan berharga dan koreksi yang membangun selama proses penyusunan berlangsung.
6. Seluruh dosen dan staf jurusan Teknik Otomasi Manufaktur dan Mekanika yang telah membagikan ilmu dan pengalaman selama masa perkuliahan.
7. Ibu saya Reni Desianthi dan almarhum bapak saya Feriz Salman Alfarizi beserta adik saya tercinta yang selalu memberikan doa, dukungan moral, serta semangat yang tak pernah padam.
8. Teman-teman kelas AEA-2 terkhusus Hasan Afandi yang telah menjadi bagian dari perjalanan panjang ini, yang selalu memberikan semangat, tawa, dan bantuan selama proses pengerjaan Tugas Akhir.
9. Para *homies* Grup Lockdown terkhusus Rheza Aditya, Hikmal Akbar, dan Aang

Naufal F. yang telah menemani dan menyemangati dalam masa-masa sulit maupun senang selama 7 tahun terakhir.

Penulis menyadari bahwa Tugas Akhir ini masih jauh dari kata sempurna. Oleh karena itu, penulis sangat terbuka terhadap saran dan kritik yang membangun guna penyempurnaan karya ini di masa mendatang.

Akhir kata, penulis berharap Tugas Akhir ini dapat memberikan manfaat dan menjadi referensi bagi pihak-pihak yang tertarik pada pengembangan *teaching aid* berbasis FPGA.

Bandung, 2025

Penulis

ABSTRAK

Field-Programmable Gate Array atau FPGA merupakan prosesor digital yang memiliki efisiensi dan fleksibilitas tinggi dalam implementasinya pada industri saat ini terutama di bidang akuisisi data. Oleh karena itu pembelajaran terkait materi digital mikroprosesor terkhusus FPGA diharuskan memiliki efektifitas pembelajaran yang cukup tinggi. Untuk meningkatkan efektifitas pembelajaran, dibutuhkan *teaching aid* atau alat peraga pembelajaran yang merupakan salah satu cara terbaik untuk meningkatkan hal tersebut. Khususnya pada Politeknik Manufaktur Bandung yang sudah memumpuni untuk melakukan pengajaran dan praktikum mengenai materi FPGA. Oleh karena itu, dikembangkan *teaching aid* FPGA berbasis Xilinx Cmod s7 melalui metode penelitian VDI 2206. *Teaching aid* akan dikembangkan menggunakan sistem antarmuka Vivado dan pemograman verilog sebagai dasar sistem. Rancang bangun ini telah menghasilkan *teaching aid* tersebut dengan berbentuk box yang berisi sistem PCB menyeruapi *teaching aid* dipasaran, sistem ini telah dilengkapi 12 komponen input dan output yang dapat mensimulasikan total 14 rangkaian sistem tertanam *open-loop* atau *close-loop* dengan rata-rata tingkat keberhasilan rangkaian sebesar 96,4% dan tingkat error sebesar 8.5%. *Teaching Aid* ini juga telah dilakukan uji coba kepada 14 mahasiswa responden untuk menguji kualitas *teaching aid* dengan hasil kepuasan 79.6% secara keseluruhan melalui kuesioner dan sistem penilaian skala Likert. Dari data tersebut juga telah dilakukan perbandingan dengan *teaching aid* sebelumnya dan terbukti hasil penelitian memiliki kelebihan dan pengembangan dibanding penelitian maupun *teaching aid* pada Polman Bandung. Pengembangan ini diharapkan dapat memberikan variasi pembelajaran yang lebih luas bagi para mahasiswa untuk meningkatkan kualitas dan efektifitas pembelajaran digital mikroprosesor di Politeknik Manufaktur Bandung.

Kata kunci: FPGA, Xilinx, Vivado, Verilog

DAFTAR ISI

PERNYATAAN ORISINALITAS	iii
PERNYATAAN HAK KEKAYAAN INTELEKTUAL (HKI)	iv
MOTO PRIBADI	v
KATA PENGANTAR	vi
ABSTRAK	viii
DAFTAR ISI	ix
DAFTAR TABEL	xii
DAFTAR GAMBAR	xiv
DAFTAR LAMPIRAN	xvii
BAB I PENDAHULUAN	18
I.1 Latar Belakang	18
I.2 Rumusan Masalah	20
I.3 Batasan Masalah	20
I.4 Tujuan dan Manfaat	21
I.5 Sistematika Penulisan	21
BAB II TINJAUAN PUSTAKA	Error! Bookmark not defined.
II.1 Tinjauan Teori	<i>Error! Bookmark not defined.</i>
II.1.1 Akuisisi Data (Data Acquisition)	Error! Bookmark not defined.
II.1.2 Embedded System (Sistem Tertanam)	Error! Bookmark not defined.
II.1.3 Teaching Aid	Error! Bookmark not defined.
II.1.4 FPGA	Error! Bookmark not defined.
II.1.5 Sistem Loop Terbuka (open loop control)	Error! Bookmark not defined.
II.1.6 Sistem Loop Tertutup (Close loop control)	Error! Bookmark not defined.
II.1.7 Gerbang Logika dasar	Error! Bookmark not defined.
II.1.8 Skala Likert	Error! Bookmark not defined.
II.1.9 Vivado	Error! Bookmark not defined.
II.1.10 Verilog	Error! Bookmark not defined.
II.2 Tinjauan Alat	<i>Error! Bookmark not defined.</i>
II.2.1 FPGA Xilinx Diligent Cmod Spartan 7	Error! Bookmark not defined.
II.2.2 Keypad 4x4 Module	Error! Bookmark not defined.
II.2.3 Mini Push Button Switch	Error! Bookmark not defined.

II.2.4	Sensor Jarak hc-sr04	Error! Bookmark not defined.
II.2.5	Sensor LDR	Error! Bookmark not defined.
II.2.6	Motor DC 12 V	Error! Bookmark not defined.
II.2.7	Motor Stepper Nema 17	Error! Bookmark not defined.
II.2.8	Motor Servo MG90S	Error! Bookmark not defined.
II.2.9	LCD	Error! Bookmark not defined.
II.2.10	Seven Segment	Error! Bookmark not defined.
II.2.11	Potensiometer 10K	Error! Bookmark not defined.
II.2.12	Driver A4988N + Expansion Board	Error! Bookmark not defined.
II.2.13	Driver LM298N	Error! Bookmark not defined.
II.2.14	IC MCP3008	Error! Bookmark not defined.
II.2.15	IC SN74HC595N	Error! Bookmark not defined.
II.2.16	IC CD74HCT125	Error! Bookmark not defined.
II.2.17	IC Logic Level Converter Bi-Directional Module 5V - 3.3V	Error!

Bookmark not defined.

II.2.18	Buzzer	Error! Bookmark not defined.
II.2.19	Studi Penelitian Terdahulu	Error! Bookmark not defined.

BAB III METODOLOGI PENYELESAIAN MASALAH Error! Bookmark not defined.

III.1	Metode Penelitian	<i>Error! Bookmark not defined.</i>
III.2	Requirement Elicitation	<i>Error! Bookmark not defined.</i>
III.3	System Architecture and Design	<i>Error! Bookmark not defined.</i>
III.3.1	Gambaran Umum Sistem	Error! Bookmark not defined.
III.3.2	Rancangan Mekanik	Error! Bookmark not defined.
III.3.3	Rangkaian Elektrik	Error! Bookmark not defined.
III.3.4	Rangkaian Informatik	Error! Bookmark not defined.
III.3.5	Rangkaian Antarmuka	Error! Bookmark not defined.
III.3.6	Rancangan Pembelajaran	Error! Bookmark not defined.
III.3.7	Rancangan Pengujian Media Pembelajaran Teaching Aid	Error!

Bookmark not defined.

III.3.8	Rancangan Perbandingan Media Pembelajaran Teaching Aid.	Error!
---------	---	---------------

Bookmark not defined.

III.4	Implementation of System Element	<i>Error! Bookmark not defined.</i>
-------	--	-------------------------------------

III.5	System Integration	<i>Error! Bookmark not defined.</i>
III.5.1	Pengujian Hasil Sistem Integrasi	<i>Error! Bookmark not defined.</i>
BAB IV HASIL DAN PEMBAHASAN		Error! Bookmark not defined.
IV.1	Implementasi Rancangan Teaching Aid	<i>Error! Bookmark not defined.</i>
IV.1.1	Sistem Mekanik	Error! Bookmark not defined.
IV.1.2	Sistem Elektrik	Error! Bookmark not defined.
IV.1.3	Sistem Informatik	Error! Bookmark not defined.
IV.2	Hasil Pengujian	<i>Error! Bookmark not defined.</i>
IV.2.1	Hasil Pengujian Sistem Mekanik	Error! Bookmark not defined.
IV.2.2	Hasil Pengujian Rangkaian Elektrik Dan PCB	Error! Bookmark not defined.
IV.2.3	Hasil Pengujian Sistem Informatik dan Integrasi Sistem	Error! Bookmark not defined.
IV.2.4	Perbandingan Teaching Aid Dengan Teaching Aid Lainnya	Error! Bookmark not defined.
IV.2.5	Hasil Pengujian Media Pembelajaran Dengan Peserta	Error! Bookmark not defined.
BAB V KESIMPULAN DAN SARAN		Error! Bookmark not defined.
IV.1	Kesimpulan	<i>Error! Bookmark not defined.</i>
IV.2	Saran	<i>Error! Bookmark not defined.</i>
DAFTAR PUSTAKA		Error! Bookmark not defined.
LAMPIRAN		Error! Bookmark not defined.

DAFTAR TABEL

Tabel II.1 Penelitian Terdahulu	Error! Bookmark not defined.
Tabel III.1 Tingkat Program	Error! Bookmark not defined.
Tabel III.2 Tabel Pertanyaan Pada Kuesioner	Error! Bookmark not defined.
Tabel III.3 Tabel Simulasi Sistem yang Diuji	Error! Bookmark not defined.
Tabel IV.1 Hasil Pengujian Jalur PCB dan Komponene Teaching Aid	Error! Bookmark not defined.
Tabel IV.2 Hasil pengujian integrasi sistem per komponen ..	Error! Bookmark not defined.
Tabel IV.3 Perbandingan Teaching Aid dengan Teaching Aid Lainnya	Error! Bookmark not defined.
Tabel IV.4 Hasil Kuisisioner Kategori Penilaian Tampilan Teaching Aid .	Error! Bookmark not defined.
Tabel IV.5 Hasil Kuisisioner Kategori Penilaian Usability Teaching Aid .	Error! Bookmark not defined.
Tabel IV.6 Hasil Kuisisioner Kategori Penilaian Usability Sistem Antarmuka Vivado	Error! Bookmark not defined.
Tabel IV.7 Hasil Kuisisioner Kategori Penilaian Modul Pembelajaran	Error! Bookmark not defined.
Tabel IV.8 Hasil Kuisisioner Kategori Penilaian Secara Keseluruhan ..	Error! Bookmark not defined.
Tabel IV.9 Hasil Kuisisioner Kategori Penilaian Secara Keseluruhan ..	Error! Bookmark not defined.

DAFTAR GAMBAR

Gambar II.1 Contoh Teaching Aid.....	Error! Bookmark not defined.
Gambar II.2 Kontrol Loop Terbuka[24].....	Error! Bookmark not defined.
Gambar II.3 Kontrol Loop tertutup[23].....	Error! Bookmark not defined.
Gambar II.4 Gerbang Logika Dasar.....	Error! Bookmark not defined.
Gambar II.5 Nilai Jawaban Pada Skala Likert.....	Error! Bookmark not defined.
Gambar II.6 Logo Vivado.....	Error! Bookmark not defined.
Gambar II.7 Logo Verilog.....	Error! Bookmark not defined.
Gambar II.8 Xilinx Cmod S7.....	Error! Bookmark not defined.
Gambar II.9 Keypad 4x4 Module.....	Error! Bookmark not defined.
Gambar II.10 Mini Push Button Switch.....	Error! Bookmark not defined.
Gambar II.11 Sensor Suhu LM35 [36].....	Error! Bookmark not defined.
Gambar II.12 Sensor Jarak hc-sr04.....	Error! Bookmark not defined.
Gambar II.13 Sensor LDR dan Simbolnya.....	Error! Bookmark not defined.
Gambar II.14 Motor DC 12v [39].....	Error! Bookmark not defined.
Gambar II.15 Motor Stepper NEMA 17.....	Error! Bookmark not defined.
Gambar II.16 Motor Servo MG90S43.....	Error! Bookmark not defined.
Gambar II.17 LCD.....	Error! Bookmark not defined.
Gambar II.18 Seven Segment.....	Error! Bookmark not defined.
Gambar II.19 Potensiometer 10K.....	Error! Bookmark not defined.
Gambar II.20 Driver A4988N.....	Error! Bookmark not defined.
Gambar II.21 Driver LM298N.....	Error! Bookmark not defined.
Gambar II.22 IC MCP3008.....	Error! Bookmark not defined.
Gambar II.23 IC SN74HC595N.....	Error! Bookmark not defined.
Gambar II.24 IC CD74HCT125.....	Error! Bookmark not defined.
Gambar II.25 Seven Segment.....	Error! Bookmark not defined.
Gambar II.26 Buzzer.....	Error! Bookmark not defined.
Gambar III.1 Metodologi Penelitian VDI2206.....	Error! Bookmark not defined.
Gambar III.2 Gambaran Umum Sistem Tertanam FPGA Xilinx Cmod S7	Error!
Bookmark not defined.	
Gambar III.3 Alur Diagram Perancangan Dan Pengerjaan Mekanik ..	Error! Bookmark not defined.
defined.	

Gambar III.4 Design Sistem Mekanik	Error! Bookmark not defined.
Gambar III.5 Rancangan Sistem Elektrik	Error! Bookmark not defined.
Gambar III.6 Rancangan Sistem Elektrik Schematic Version	Error! Bookmark not defined.
Gambar III.7 Rancangan Sistem Elektrik Board Version	Error! Bookmark not defined.
Gambar III.8 Menu Awal Vivado	Error! Bookmark not defined.
Gambar III.9 Rancangan Pembelajaran	Error! Bookmark not defined.
Gambar III.10 Integrasi Sistem	Error! Bookmark not defined.
Gambar IV.1 Box Dalam Keadaan Tertutup Sistem Mekanik	Error! Bookmark not defined.
Gambar IV.2 Box dalam keadaan terbuka	Error! Bookmark not defined.
Gambar IV.3 Sistem Elektrik Sinyal Data	Error! Bookmark not defined.
Gambar IV.4 Sistem Elektrik Daya	Error! Bookmark not defined.
Gambar IV.5 Menu dalam Vivado	Error! Bookmark not defined.
Gambar IV.6 Layar Vivado Ketika Sudah Siap Tranfer Program	Error! Bookmark not defined.
Gambar IV.7 Pengujian Arus Listrik PSU	Error! Bookmark not defined.
Gambar IV.8 Percobaan Simulasi Sistem dengan Button dan LED	Error! Bookmark not defined.
Gambar IV.9 Percobaan Simulasi Sistem dengan Buzzer	Error! Bookmark not defined.
Gambar IV.10 Percobaan Simulasi Sistem dengan Keypad 4 x 4	Error! Bookmark not defined.
Gambar IV.11 Percobaan Simulasi Sistem dengan Sensor HCSR04 .	Error! Bookmark not defined.
Gambar IV.12 Percobaan Analog Input Reading dengan IC MCP3008	Error! Bookmark not defined.
Gambar IV.13 Percobaan Simulasi Speed Control pada Motor Stepper	Error! Bookmark not defined.
Gambar IV.14 Percobaan Simulasi Pengendalian Arah Putaran Motor DC	Error! Bookmark not defined.
Gambar IV.15 Percobaan Simulasi Pengaturan Posisi Motor Servo	Error! Bookmark not defined.
Gambar IV.16 Percobaan Simulasi Sistem dengan Display Seven Segment	Error! Bookmark not defined.
Gambar IV.17 Percobaan Simulasi Sistem dengan LCD	Error! Bookmark not defined.

Gambar IV.18 Percobaan Simulasi Stepper Motor Direction Control With Motion Detection Before-After **Error! Bookmark not defined.**

Gambar IV.19 Percobaan Simulasi Servo Position Control With Analog Input (1Ch)**Error! Bookmark not defined.**

Gambar IV.20 Percobaan Simulasi Stepper Motor Speed Control With Motion Detection and Buzzer Alarm System **Error! Bookmark not defined.**

Gambar IV.21 Rangkaian Simulasi 3 Ch Analog Input Reading**Error! Bookmark not defined.**

Gambar IV.22 Pengetesan Salah Satu Sistem Kombinasi Komponen **Error! Bookmark not defined.**

Gambar IV.23 Perbedaan Sistem antarmuka Vivado, Xilinx Impact, dan Quartus **Error! Bookmark not defined.**

Gambar IV.24 Grafik Tingkat Pendidikan Responden**Error! Bookmark not defined.**

Gambar IV.25 Persamaan untuk Menentukan Nilai Setiap Pertanyaan**Error! Bookmark not defined.**

DAFTAR LAMPIRAN

Lampiran 1 Link Program Simulasi, Video Percobaan, dan Modul Pembelajaran **Error! Bookmark not defined.**

Lampiran 2 Link Kuesioner dan Screenshot Jawaban Per Pertanyaan **Error! Bookmark not defined.**

BAB I

PENDAHULUAN

I.1 Latar Belakang

FPGA merupakan teknologi yang sudah secara umum digunakan di berbagai bidang industri, khususnya industri otomasi.[1][2] Salah satu bidang tersebut yaitu kemampuan FPGA dalam akuisisi data (Data Acquisition), hal ini disebabkan oleh kelebihan FPGA dalam fleksibilitas modifikasi penggunaan hardware, kecepatan pengumpulan data, serta kemampuan *multi-channel data acquisition* secara paralel kelebihan tersebut terbukti crucial dalam pengurangan biaya, waktu, serta kepresisian dalam pengumpulan data pada industri saat ini membuat FPGA diminati di industry sebagai sistem utama dalam mesin atau sistem akuisisi data mereka dibandingkan chip khusus.[3][4][5][6][7] Salah satu implemementasi FPGA yaitu menggunakan FPGA Xilinx untuk melakukan monitoring dan akuisisi data pada mesin machining, dikarenakan kemampuan FPGA yang cepat serta mudah dimodifikasi membuat hasil data monitoring tersebut presisi dan mudah didapat.[5][6] Sehingga untuk memenuhi kompetensi standar industri pembelajaran terhadap FPGA menjadi keharusan bagi mahasiswa khususnya mahasiswa Polman Bandung jurusan Teknologi Rekayasa Mekatronika sehingga lulusan kita memiliki kompetensi yang sesuai dengan tuntutan tersebut.[7][8][9]

Salah satu cara untuk memberi pembelajaran FPGA secara praktis dan efisien yaitu dengan menggunakan suatu alat peraga atau teaching aid, hal ini dibutuhkan agar mahasiswa dapat langsung melakukan simulasi, percobaan, serta pembuatan sistem akuisisi data tersebut secara langsung.[10][11][12] Pembelajaran menggunakan teaching aid akan meningkatkan paham akan teori FPGA karena mereka sendiri membuktikan dan merancang sistem tersebut dari teori yang diberikan oleh pengajar menjadikan teaching aid memiliki peran krusial dalam pembelajaran.[12] Namun saat ini, pembelajaran dan alat peraga FPGA pada Polman Bandung terbatas pada FPGA bertipe altera, sehingga kompetensi mahasiswa terhadap FPGA menjadi kurang beragam.[13][14][15] Hal ini dikarenakan berbagai industry telah melakukan

penelitian dan pembuatan mesin dengan menggunakan FPGA bertipe Xilinx yang seiring perkembangan zaman telah melakukan pengembangan yang mutakhir dalam kemampuan produk mereka.[5][16][17] Salah satunya adalah Diligent Cmod Spartan S7, yang memiliki keunggulan seperti harga terjangkau, dimensi kecil, kecepatan pemrosesan tinggi, dan perancangan sistem logika FPGA dengan sistem antarmuka terbaru mereka yaitu Vivado.[18] Maka untuk memenuhi tuntutan kompetensi FPGA di industri saat ini dibutuhkannya alat peraga FPGA Xilinx untuk memperlancar serta mendalami pemahaman Mahasiswa Polman Bandung akan FPGA.

Dilihat dari penelitian dahulu, Lei Zhao membuat media pembelajaran pembuatan dan perancangan circuit digital dan gerbang logika pada FPGA, namun sistem pembelajaran tersebut hanya dapat mensimulasikan perancangan sistem logika dalam FPGA.[19] Selain itu, dikembangkan suatu FPGA teaching aid oleh K.Dewi dan rekannya untuk melakukan pengujian berbagai jenis implementasi FPGA, namun pada teaching aid mereka masih menggunakan basis sistem FPGA Altera dan sistem control dilakukan melalui aktuator tanpa adanya sistem antarmuka dengan FPGA.[20] Penelitian selanjutnya dilakukan oleh Eko Mardianto, mengembangkan media pembelajaran berbasis Xilinx S6 dengan pemograman VHDL, teaching aid ini mampu melakukan berbagai jenis simulasi pada komponen-komponen teaching aid dalam merancang sistem tertanam.[21] Namun, media ini kurang cocok untuk diimplementasikan di Polman karena beberapa kekurangan, seperti tidak adanya sistem antarmuka untuk perancangan logika sistem secara langsung, penggunaan program berbasis VHDL yang sudah diterapkan di Polman, dan metode pembelajaran yang hanya melibatkan siswa untuk merancang sistem hanya melalui perubahan rangkaian listrik yang tersambung pada teaching aid.

Sesuai penelitian terdahulu diatas teaching aid mereka memiliki keterbatasan. Oleh karena itu untuk memenuhi kebutuhan pembelajaran FPGA di Jurusan TRMO Polman Bandung, maka saya akan melakukan rancang bangun teaching aid dengan basis FPGA Xilinx Diligent Cmod S7 dengan komponen yang lebih lengkap dan variatif. Tujuan dari rancang bangun ini yaitu membuat suatu teaching aid yang dapat memudahkan pembelajaran FPGA

dalam bidang akuisisi data, dimulai dari pemahaman dasar FPGA, cara memodifikasi rangkaian dan sistem akan FPGA xilinx, cara memprogram FPGA bertipe Xilinx dengan, serta melakukan percobaan dalam membuat sistem yang berfungsi melakukan akuisisi data dari berbagai komponen yang terpasang pada *teaching aid*.

I.2 Rumusan Masalah

- 1 Bagaimana perancangan *teaching aid* FPGA untuk mengajarkan mahasiswa cara melakukan simulasi dan implementasi akuisisi data dengan berbasis pada Xilinx Diligent Cmod S7?
- 2 Bagaimana mengintegrasikan dan mengimplementasikan akuisisi data dengan basis FPGA Xilinx Cmod s7 kepada komponen-komponen *teaching aid* dengan bahasa pemrograman Verilog melalui aplikasi Vivado di pembelajaran FPGA?
- 3 Bagaimana efektifitas *teaching aid* yang dibuat untuk pembelajaran FPGA secara umum dan dalam bidang akuisisi data?

I.3 Batasan Masalah

Berdasarkan permasalahan yang didapatkan, agar dapat dibahas lebih spesifik maka dibentuk beberapa batasan masalah sebagai berikut.

1. *Teaching aid* FPGA yang dibuat berfokus untuk melakukan percobaan dan simulasi sistem akuisisi data dengan komponen yang terpasang pada *teaching aid*.
2. Perangkat keras pengendalian yang akan digunakan terbatas pada Xilinx The Digilent Cmod S7.
3. Sistem antarmuka yang digunakan yaitu antarmuka berbasis komputer dengan aplikasi pemrograman Vivado sebagai aplikasi untuk merancang, mensimulasikan, dan memprogram FPGA dalam *teaching aid*.
4. Bahasa Pemrograman yang akan dipakai adalah Verilog sebagai bahasa pemrograman utama dalam pembelajaran FPGA
5. Pengujian alat peraga pembelajaran dilakukan oleh beberapa responden mahasiswa.

I.4 Tujuan dan Manfaat

Mengacu pada rumusan masalah, maka tujuan penelitian ini adalah :

1. Membuat suatu teaching aid yang dapat melakukan simulasi dan percobaan pembuatan sistem akuisisi data dengan basis FPGA Xilinx Cmod S7.
2. Melakukan integrasi dan implementasi sistem akuisisi data dengan basis FPGA Xilinx Cmod s7 dengan aplikasi vivado dan pemrograman Verilog.
3. Memudahkan dan memperluas pemahaman mahasiswa dalam pembelajaran FPGA terkhusus pada bidang sistem akuisisi data berbasis FPGA Xilinx.

Mengacu pada rumusan masalah dan tujuan diatas, manfaat penelitian adalah membantu mahasiswa/i Politeknik Manufaktur Bandung memahami mengenai akuisisi data berbasis FPGA Xilinx. Selain meningkatkan pemahaman, diharapkan mahasiwa dapat mengimplementasikan pemahaman tersebut untuk merancang dan membuat sistem akuisisi data berbasi FPGA dengan baik yang disebabkan berbagai percobaan dan simulasi yang dilakukan pada praktikum dengan bantuan teaching aid yang dibuat.

I.5 Sistematika Penulisan

Sistematika proposal Tugas Akhir ini dibahas dengan penjabaran sebagai berikut. BAB I PENDAHULUAN, berisi uraian mengenai latar belakang, perumusan masalah, tujuan, batasan masalah dan sistematika penulisan.

BAB II TINJAUAN PUSTAKA, berisi gambaran umum tentang landasan teori untuk menjelaskan beberapa istilah dan ilmu terkait serta melihat hasil pencapaian penelitian terdahulu dengan kajian yang sama.

BAB III METODOLOGI PENYELESAIAN MASALAH, berisi langkah-langkah penyelesaian tugas akhir berupa gambaran umum sistem serta perancangan sistem.

BAB IV BIAYA DAN JADWAL KEGIATAN, berisi rancangan jadwal kegiatan TA dan rincian anggaran biaya untuk penyelesaian TA.

BAB V KESIMPULAN DAN SARAN, berisi kesimpulan dari tugas akhir dan

saran pengembangan tugas akhir ini kedepannya.